

基于开关电容阵列的 5.8 GHz 全集成 LC 压控振荡器设计

陈联连, 孙 玲

(南通大学 江苏省专用集成电路设计重点实验室, 江苏 南通 226019)

摘 要: 采用 TSMC 0.18 μm 1P6M RF CMOS 工艺, 完成了一种基于开关电容阵列的全集成 LC 压控振荡器的设计. 版图后仿真结果表明, 在 1.8 V 电源电压下, 电路核心功耗约为 7.2 mW, 中心振荡频率为 5.8 GHz, 在偏离中心频率 1 MHz 处, 该 VCO 的相位噪声为 -121.8 dBc/Hz , 调谐范围为 10.2%, 满足交通专用短程通信系统的频段要求.

关键词: 交通专用短程通信; 压控振荡器; CMOS 工艺

中图分类号: TN74

文献标识码: A

文章编号: 1000-7180(2012)05-0152-04

Design of a 5.8 GHz Fully Integrated LC VCO with Digital Controlled Capacitor Array

CHEN Lian-lian, SUN Ling

(Jiangsu Key Laboratory of ASIC Design, Nantong University, Nantong 226019, China)

Abstract: A fully integrated LC voltage controlled oscillator (VCO) in DSRC band is presented. Implemented in TSMC 0.18 μm 1P6M RF CMOS technology, the circuit has a central frequency of 5.8 GHz with a 1.8 V supply voltage. The post-simulation results show that the device has a phase noise of -121.8 dBc/Hz at 1 MHz off the central frequency. The VCO has a tuning range of 10.2%, and the core circuit dissipates about 7.2 mW.

Key words: dedicated short range communication; VCO; CMOS process

1 引言

智能交通系统(Intelligent Transportation System, ITS)被认为是解决交通问题的最佳办法, 并成为交通运输系统的发展方向. 在 ITS 系统中, 交通专用短程通信(Dedicated Short Range Communication, DSRC)技术体系是实现车路信息交换的重要通信平台, 面向 DSRC 系统的专用集成电路设计也越来越成为人们研究的热点^[1-3].

国家标准《电子收费—专用短程通信》将主要参数分为: 物理层、数据链路层、应用层、设备应用层. 本文给出了一个应用于 DSRC 物理层射频前端的全集成 LC 压控振荡器(Voltage Controlled Oscillator, VCO)设计.

2 电路设计

2.1 电路结构

VCO 的设计是频率、功耗、芯片面积以及噪声性能之间的折中. 目前, 应用最广泛的集成压控振荡器主要有两种类型: LC 调谐振荡器和环形振荡器. 其中, 互补型交叉耦合结构的 LC VCO 以其较好的相位噪声性能、高输出电压摆幅以及较小的功耗等优点得到广泛应用. 本文设计了一个利用二次谐波实现谐振滤波降噪技术并且带有输出缓冲级的 LC VCO, 电路结构如图 1 所示. 该电路采用 PMOS-NMOS 互补型交叉耦合结构, 省去尾电流源, 从而避免了电流源闪烁噪声对相位噪声的影响. 假设振荡器振荡频率为 ω_0 , 则电感 L_1 和电容 C_1 组成的谐

收稿日期: 2011-09-08; 修回日期: 2011-10-26

基金项目: 江苏省高校自然科学研究重大项目(09KJA510001)

$$R_{on} = \frac{1}{\mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{TH})} \quad (2)$$

由式(1)和式(2)可知,若要提高开关电容的 Q 值就必须减小导通电阻,也就是要增大 MOS 管的宽长比,但大的宽长比会导致 MOS 关断时的寄生电容也随之增加,从而影响整个电路的谐振频率,因此,开关管的宽长比大小得折中考虑。

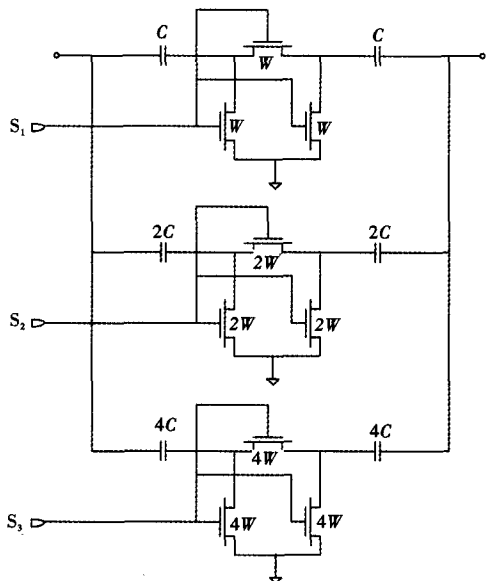


图4 开关电容阵列

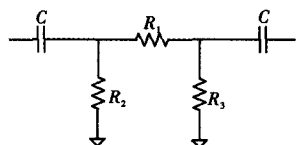
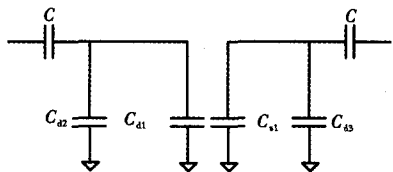
(a) S_1 为高电平时(b) S_1 为低电平时

图5 开关电容等效电路示例

3 版图设计

图1所示电路的版图如图6所示,图中左右两侧是中心间距为 $150\ \mu\text{m}$ 的5针直流焊盘,分别为电路提供电源电压、控制电压和接地信号,图的正下方是中心间距为 $100\ \mu\text{m}$ 的GSGSG微波焊盘,用作VCO的输出。

用 Assura 工具对版图进行 DRC 与 LVS 验证、

寄生参数提取与后仿真。后仿真选择 101 带,结果表明, $1.8\ \text{V}$ 电源下,控制电压为 $1.3\ \text{V}$ 时,振荡频率为 $5.8\ \text{GHz}$,静态功耗约为 $7.2\ \text{mW}$ 。VCO 相位噪声曲线如图7所示,偏离中心频率 $1\ \text{MHz}$ 处,相位噪声大小为 $-121.8\ \text{dBc/Hz}$ 。图8中给出了8种控制状态下 VCO 的压控特性曲线,图中曲线从上到下,分别为控制字 $000\sim 111$ 。当控制电压在 $0\sim 1.8\ \text{V}$ 变化时,对应频率范围为 $5.57\sim 6.17\ \text{GHz}$ 。

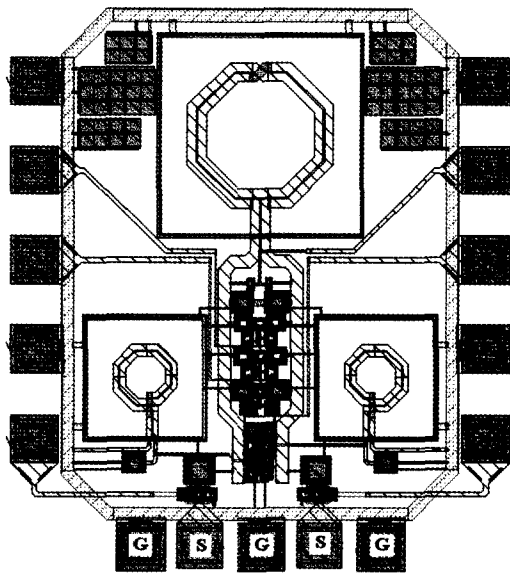


图6 VCO 版图

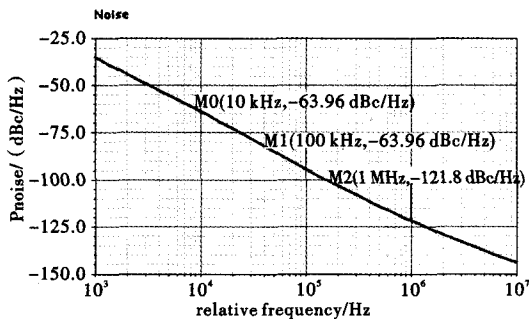


图7 5.8 GHz 时相位噪声曲线

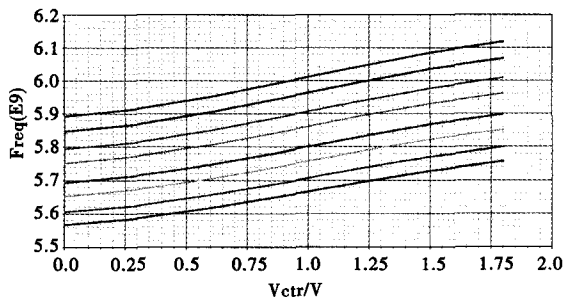


图8 VCO 调谐曲线

FOM(Figure Of Merit)或者 FOMT(Figure Of Merit With Tuning Range)常被用来综合评价 VCO

的性能好坏,它们的定义分别为^[7]:

$$\text{FOM} = L(\Delta f) - 20\log \frac{f_c}{\Delta f} + 10\log P_{dc} \quad (3)$$

$$\text{FOMT} = \text{FOM} - 20\log\left(\frac{TR(\%) }{10}\right) \quad (4)$$

式中, f_c 表示载波频率, $L(\Delta f)$ 代表 Δf 频偏处测得的单边带相位噪声, P_{dc} 为直流功耗, 单位毫瓦, TR 为调谐范围百分比. FOM 和 FOMT 的单位与相位噪声一样, 其值越小说明性能越好.

表2中给出了本文所做工作与近两年报道的相应频段 VCO 的性能比较, 可以看出, 在相同工艺情况下, 本文的 VCO 实现了频率、功耗和相位噪声之间的折中.

表2 VCO 性能比较

参考 文献	工艺	FOM/ (dBc/Hz)	FOMT/ (dBc/Hz)	中心频率/ GHz	相位噪声/ (dBc/Hz)	功耗/ mW
[7]	CMOS 0.18 μm	-176.57	-181.63	5.6	-110.8 @1M	8.3
[8]	CMOS 0.18 μm	-189.6	-178.2	5.6	-122.7 @1M	6.44
[9]	CMOS 0.18 μm	-186.88	-187.39	5.46	-120.2 @1M	6.4
本文	CMOS 0.18 μm	-188.5	-208.7	5.8	-121.8 @1M	7.2

4 结束语

本文采用 TSMC 0.18 μm 1P6M CMOS 工艺完成了一种 PMOS-NMOS 交叉耦合结构的全集成 LC VCO 设计. 版图后仿真结果表明, 电路中心工作频率为 5.8 GHz, 调谐范围达到 10.2%, 可以满足 DSRC 系统的应用要求.

参考文献:

- [1] 李琰, 俞航, 姜来, 等. 用于 ETC 智能交通系统的 5.8GHz 射频收发芯片设计要点简析[J]. 集成电路应用, 2010(11):34-36.

- [2] asho S N, Minami K, Fujita H, et al. Single-chip 5.8GHz DSRC transceiver with dual-mode of ASK and Pi/4-QPSK[J]. IEEE Symposium on Radio and Wireless, 2008:799-802.
- [3] Kuduck Kwon, Jaeyoung Choi, Jeongki Choi, et al. A 5.8 GHz integrated CMOS dedicated short range communication transceiver for the Korea/Japan electronic toll collection system[J]. IEEE Transactions On Microwave Theory And Techniques, 2010, 58(11):2751-2762.
- [4] Chen Pufeng, Li Zhiqiang, Huang Shuilong, et al. A 3GHz low-power and low-phase-noise LC VCO with a self-Biasing current source[J]. Journal Of Semiconductors, 2008, 29(11):2106-2109.
- [5] Bayat M M, shamsi H, Fouladian M, et al. A 5-GHz VCO for WLAN applications[C]// IEEE International Conference on Semiconductor Electronics (ICSE). [s. l.]:IEEE, 2010:149-152.
- [6] 魏伟伟, 于海勋, 李卫民, 等. 一种宽带低相噪 CMOS LC 压控振荡器设计[J]. 微电子学与计算机, 2010, 27(9):65-69.
- [7] Ta T T, Kameda S, Takagi T, et al. A 5GHz band low noise and wide tuning range Si-CMOS VCO[J]. IEEE Symposium on Radio Frequency Integration Circuits, 2009:571-574.
- [8] Park J, Park J, Choi Y, et al. A fully-differential complementary hartley VCO in 0.18 μm CMOS technology[J]. IEEE Microwave Wireless Components Letters, 2010, 20(2):91-93.
- [9] Jian-An Hou and Yeong-Her Wang. A 5 GHz differential colpitts CMOS VCO using the bottom PMOS cross-coupled current source[J]. IEEE Microwave Wireless Components Letters, 2009, 19(6):401-403.

作者简介:

陈联连 男, (1986—), 硕士研究生. 研究方向为通信集成电路设计研究.

孙玲 女, (1976—), 副教授, 硕士生导师. 研究方向为射频集成电路方面的研究工作. 通讯作者 E-mail: sun.l@ntu.edu.cn